

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2003-0002472
Application Number

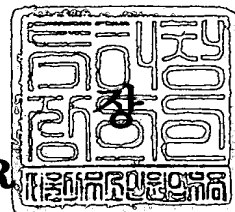
출원년월일 : 2003년 01월 14일
Date of Application JAN 14, 2003

출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 06 월 18 일

특 허 청
COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0003
【제출일자】	2003.01.14
【발명의 명칭】	전원 전압과 온도 변화에 둔감한 온도 검출 회로
【발명의 영문명칭】	Temperature detection circuit independent of power supply and temperature variation
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	임창현
【대리인코드】	9-1998-000386-5
【포괄위임등록번호】	1999-007368-2
【대리인】	
【성명】	권혁수
【대리인코드】	9-1999-000370-4
【포괄위임등록번호】	1999-056971-6
【발명자】	
【성명의 국문표기】	김찬용
【성명의 영문표기】	KIM,CHAN YONG
【주민등록번호】	690117-1652314
【우편번호】	442-470
【주소】	경기도 수원시 팔달구 영통동 970-3 주공아파트 912동 1706호
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 임창현 (인) 대리인 권혁수 (인)

【수수료】

【기본출원료】 18 면 29,000 원

【가산출원료】 0 면 0 원

【우선권주장료】 0 건 0 원

【심사청구료】 5 항 269,000 원

【합계】 298,000 원

【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

전원 전압과 온도 변화에 민감한 온도 검출 회로가 개시된다. 본 발명의 온도 검출 회로는 OP 앰프, 기준 전류 발생부, 온도 감지 전압 발생부, 비교부, 그리고 밴드 갭 레퍼런스 전압 발생부를 포함한다. OP 앰프는 밴드 갭 레퍼런스 전압과 소정의 제1 전압을 수신한다. 기준 전류 발생부는 OP 앰프 출력에 응답하여 제1 전압과 기준 전압을 발생한다. 온도 감지 전압 발생부는 OP 앰프 출력에 응답하여 온도 변화에 따라 온도 감지 전압을 발생한다. 비교부는 기준 전압과 온도 감지 전압을 비교하여 온도 제어 신호를 발생한다. 따라서, 본 발명의 온도 검출 회로에 의하면, 전원 전압 변동과 온도 변화에 대하여 안정적으로 고온 또는 저온 검출하여 집적 회로의 동작을 보호한다.

【대표도】

도 1

【색인어】

온도 검출 회로, 전원 전압 변동, 온도 변화,

【명세서】**【발명의 명칭】**

전원 전압과 온도 변화에 둔감한 온도 검출 회로{Temperature detection circuit independent of power supply and temperature variation}

【도면의 간단한 설명】

도 1은 본 발명의 일실시예에 따른 온도 검출 회로를 나타내는 도면이다.

도 2는 도 1의 밴드 갭 레퍼런스 회로를 나타내는 도면이다.

도 3은 도 1의 온도 검출 회로의 동작 그래프를 나타내는 도면이다.

도 4는 도 1의 온도 제어 신호의 발생 그래프를 나타내는 도면이다.

도 5는 본 발명의 응용예에 따른 온도 검출 회로의 동작 그래프를 나타내는 도면이다.

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<6> 본 발명은 반도체 집적 회로에 관한 것으로, 특히 전원 전압 변동과 온도 변화에 둔감한 온도 검출 회로에 관한 것이다.

<7> 다양한 제조 공정들은 공정 제어를 위하여 온도 모니터링이 요구되고, 자동 공정 제어는 전자적으로 온도를 측정하는 기술이 요구된다. 게다가, 마이크로 컨트롤러들이나 마이크로 프로세서들은 디지털 포맷으로 온도를 측정하여 이용하는 방안들이 요구된다. 오늘날, 간단히 집적 회로들로 구현된 온도 검출기는 외부에 부품을 요구하지 않고, 회

로들로부터 온도를 디지털적으로 직접 독출한다. 이러한 온도 검출기는 스탠다드 셀의 일종인 다른 집적 회로 내에 내장될 수도 있다.

<8> 집적 회로들은 일반적으로 그 동작 온도 범위가 일정 온도 이내로 정해져 있다. 일정 동작 온도 범위 내에서 집적 회로들을 동작시키기 위해서 집적 회로 내부에 온도 검출기를 내장한다. 온도 검출기는 소정의 온도 이상이 되면 데이터 에러나 신뢰성 문제 등을 방지하기 위하여 집적 회로 동작을 차단시킨다. 그런데, 종래의 온도 검출 회로들은 일반적으로 전원 전압과 반도체 공정 변화에 상당히 민감한 단점을 지닌다.

<9> 따라서, 전원 전압 변동과 온도 변화에 둔감한 온도 검출 회로가 불가피하게 요구된다.

【발명이 이루고자 하는 기술적 과제】

<10> 본 발명의 목적은 전원 전압과 공정 변화에 둔감한 온도 검출 회로를 제공하는 데 있다.

【발명의 구성 및 작용】

<11> 상기 목적을 달성하기 위하여, 본 발명의 온도 검출 회로는 CMOS 공정으로 제조되며, OP 앰프, 기준 전류 발생부, 온도 감지 전압 발생부, 비교부, 그리고 밴드 갭 레퍼런스 전압 발생부를 포함한다. OP 앰프는 밴드 갭 레퍼런스 전압과 소정의 제1 전압을 수신한다. 기준 전류 발생부는 OP 앰프 출력에 응답하여 제1 전압과 기준 전압을 발생한다. 온도 감지 전압 발생부는 OP 앰프 출력에 응답하여 온도 변화에 따라 온도 감지 전압을 발생한다. 비교부는 기준 전압과 온도 감지 전압을 비교하여 온도 제어 신호를 발생한다.

<12> 구체적으로, 밴드 갭 레퍼런스 전압 발생부는 전원 전압과 접지 전압 사이에 제1 피모스 트랜지스터, 제1 저항, 그리고 제1 피엔피 트랜지스터가 직렬로 연결되는 제1 기준 전류부와, 전원 전압과 접지 전압 사이에 제2 피모스 트랜지스터, 제2 저항, 제3 저항, 그리고 제2 피엔피 트랜지스터가 직렬로 연결되는 제2 기준 전류부와, 그리고 제1 저항과 제1 피엔피 트랜지스터 사이의 제1 노드와 제2 저항과 제3 저항 사이의 제2 노드를 입력하고 그 출력이 상기 제1 및 제2 피모스 트랜지스터의 게이트에 연결되는 OP 앰프를 포함하고, 제1 및 제2 피엔피 트랜지스터의 베이스는 바이어스 전압에 연결된다. 기준 전류 발생부는 그 소스가 전원 전압에 연결되고 그 게이트가 상기 OP 앰프 출력에 연결되는 제1 피모스 트랜지스터와, 제1 피모스 트랜지스터와 접지 전압 사이에 직렬로 연결되는 제1 내지 제3 저항들을 포함하고, 제1 저항과 제2 저항 사이의 전압 레벨이 제1 전압이 된다. 온도 감지 전압 발생부는 그 소스가 전원 전압에 연결되고 그 게이트가 OP 앰프 출력에 연결되는 제2 피모스 트랜지스터와, 피모스 트랜지스터의 드레인과 직렬로 연결되는 제4 및 제5 저항들과, 그리고 제5 저항과 접지 전압 사이에 다이오드 연결된 피엔피 트랜지스터를 포함하고, 제4 저항과 상기 제5 저항 사이의 전압 레벨이 상기 온도 감지 전압이 된다.

<13> 따라서, 본 발명의 온도 검출 회로에 의하면, 전원 전압 변동과 온도 변화에 대하여 안정적으로 고온 또는 저온 검출하여 집적 회로의 동작을 보호한다.

<14> 이하, 본 발명의 바람직한 실시예의 상세한 설명이 첨부된 도면들을 참조하여 설명될 것이다. 도면들 중 참조부호들 및 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 동일한 참조번호들 및 부호들로 나타내고 있음은 명백하다.

<15> 도 1은 본 발명의 일실시예에 따른 온도 검출 회로를 나타내는 도면이다. 이를 참조하면, 온도 검출 회로(100)는 밴드갭 레퍼런스 회로(110), OP 앰프(115), 기준 전류 발생부(120), 온도 감지 전압 발생부(130), 그리고 비교부(140)를 포함하고, CMOS 공정으로 제조된다. 밴드갭 레퍼런스 회로(110)는 밴드 갭 레퍼런스 전압(Band-Gap Reference Voltage; VBGR)을 발생시켜 OP 앰프(115)로 입력시킨다. 기준 전류 발생부(120)는 OP 앰프(115) 출력에 응답하여 기준 전압(VREF)을 발생한다. 온도 감지 전압 발생부(130)는 OP 앰프(115) 출력에 응답하여 온도 변화에 따라 온도 감지 전압(VTD)을 발생한다. 비교부(140)는 기준 전압(VREF)과 온도 감지 전압(VTD)을 비교하여 온도 제어 신호(THDET)를 발생한다.

<16> 밴드 갭 레퍼런스 회로(110)는 전원 전압의 변동과 온도 변화에 대하여 안정적인 밴드갭 레퍼런스 전압(VBGR)을 발생시킨다. 밴드갭 레퍼런스 회로(110)는 다양하게 구현될 수 있는데, 본 실시예에서는 도 2와 같이 CMOS 공정으로 구현된 회로를 예로써 제시한다. 도 2를 참조하면, 밴드 갭 레퍼런스 전압 발생부(110)는 제1 기준 전류부(210), 제2 기준 전류부(220), 그리고 OP 앰프(230)를 포함한다. 제1 기준 전류부(210)는 전원 전압(VDD)과 접지 전압(VSS) 사이에 직렬로 연결되는 제1 피모스 트랜지스터(M1), 제1 저항(R1), 그리고 제1 피엔피 트랜지스터(Q1)를 포함한다. 제2 기준 전류부(220)는 전원 전압(VDD)과 접지 전압(VSS) 사이에 직렬 연결되는 제2 피모스 트랜지스터(M2), 제2 저항(R2), 제3 저항(R3), 그리고 제2 피엔피 트랜지스터(Q2)를 포함한다. OP 앰프(230)는 제1 저항(R1)과 제1 피엔피 트랜지스터(Q1) 사이의 제1 노드(N1)와 제2 저항(R2)과 제3 저항(R3) 사이의 제2 노드(N2)를 입력하고 그 출력이 제1 및 제2 피모스 트랜지스터(M1,

M2)의 게이트에 연결된다. 제1 및 제2 피애플 트랜지스터(Q1, Q2)의 베이스는 바이어스 전압(Vbias)에 연결된다.

<17> 이와 같은 밴드갭 레퍼런스 회로(110)는 OP 앰프(230) 출력에 의해 제어되는 전류 소스(current source)를 사용한다. 바이어싱 전류들(I1, I2)은 트랜지스터들(M1, M2)의 게이트-소스 전압(VGS)에 의해 결정된다. 따라서, OP 앰프(230)의 출력이 쉬프트되더라도, M1, M2 트랜지스터가 매치되었다면 게이트-소스 전압(VGS) 변동이 M1, M2 트랜지스터에 동일하기 때문에 I1, I2 전류의 미스매치(mismatch)는 생기지 않는다. 그러므로, 밴드 갭 레퍼런스 전압(VBGR)은 전원 전압 변동과 온도 변화에 대하여 1.26V 정도의 전압 레벨로 안정적으로 발생된다.

<18> 다시, 도 1로 돌아가서, 기준 전류 발생부(120)는 OP 앰프(115) 출력에 게이팅되는 제1 피모스 트랜지스터(MP1), 그리고 제1 피모스 트랜지스터(MP1)와 직렬 연결되는 제1 내지 제3 저항들(R1, R2, R3)을 포함한다. 제1 피모스 트랜지스터(MP1)와 제1 내지 제3 저항(R1, R2, R3)을 통하여 제1 전류(IR1)가 흐른다. 제1 저항(R1)과 제2 저항(R2) 사이의 노드 전압이 제1 내부 전압(Va)이 되고, 제2 저항(R2)과 제3 저항(R3) 사이의 노드 전압이 기준 전압(VREF)이 된다.

<19> OP 앰프(115)는 밴드 갭 레퍼런스 전압(VBGR)과 제1 내부 전압(Va)이 동일한

전압 레벨을 갖도록 연산 작용을 수행하여 그 출력으로 제1 피모스 트랜지스터(MP1)를 턴온시키는 소정의 전압 레벨을 출력한다. 제1 내부 전압(V_a)이 밴드갭 레퍼런스 전압($VBGR$) 보다 낮으면, OP 앰프(122) 출력은 접지 전압(VSS) 쪽의 낮은 전압 레벨로 발생되어 제1 피모스 트랜지스터(MP1)를 강하게 턴온시켜서 많은 전류($IR1$)가 흐르게 한다. 많은 전류($IR1$)가 제2 및 제3 저항($R2$, $R3$)으로 흘러 제1 내부 전압(V_a) 레벨이 올라가게 된다. 이에 따라 낮은 제1 내부 전압(V_a) 레벨은 높아져 밴드갭 레퍼런스 전압($VBGR$) 레벨과 같아진다. 한편, 제1 내부 전압(V_a)이 밴드갭 레퍼런스 전압($VBGR$)이 보다 높으면, OP 앰프(122) 출력은 전원 전압(VCC) 쪽의 높은 전압 레벨로 발생되어 제1 피모스 트랜지스터(MP1)를 약하게 턴온시켜서 적은 전류($IR1$)가 흐르게 한다. 적은 전류($IR1$)가 제2 및 제3 저항($R2$, $R3$)으로 흘러 제1 내부 전압(V_a) 레벨이 낮아진다. 이에 따라 높은 제1 내부 전압(V_a) 레벨은 낮아져 밴드갭 레퍼런스 전압($VBGR$) 레벨과 같아진다.

<20> 여기에서, 제1 저항($R1$)을 흐르는 전류($IR1$)는

<21> $IR1 = V_a / (R2 + R3)$ 이며,

<22> 제1 내부 전압(V_a)는 밴드갭 레퍼런스 전압($VBGR$)과 같으므로,

<23> 다시 제1 저항($R1$)을 흐르는 전류($IR1$)은

<24> **【수학식 1】** $IR1 = VBGR / (R2 + R3)$ 이 된다.

<25> 또한, 기준 전압($VREF$)은

<26> $VREF = V_a * R3 / (R2 + R3) = VBGR * R3 / (R2 + R3)$ 이다.

<27> 온도 감지 전압 발생부(130)는 전원 전압(VCC)과 접지 전압(VSS) 사이에 직렬 연결되는 제2 피모스 트랜지스터(MP2), 제4 및 제5 저항($R4$, $R5$), 그리고 PNP 트랜지스터

(QP1)를 포함한다. 제2 피모스 트랜지스터(MP2)는 OP 앰프(115) 출력에 게이팅되고, 제4 저항(R4)과 제5 저항(R5) 사이의 노드 전압이 온도 감지 전압(VTD)이 된다.

<28> 여기에서, 제1 피모스 트랜지스터(MP1)와 제2 피모스 트랜지스터(MP2)의 게이트-소스 전압(V_{gs})이 같기 때문에, 제1 피모스 트랜지스터(MP1)를 흐르는 전류와 제2 피모스 트랜지스터(MP2)를 흐르는 전류는 같다. 즉,

<29> $I_{MP1} = I_{MP2}$ 이다.

<30> 이는 다시

<31> $I_{R1} = I_{R4}$ 가 된다.

<32> 그러므로, 온도 감지 전압(VTD)은

<33> 【수학식 2】 $VTD = V_{BE}(QP1) + I_{R4} * R5 = V_{BE}(QP1) + I_{R1} * R5$ 가 된다.

<34> 한편, 제1 내지 제5 저항들(R1, R2, R3, R4, R5)은 동일한 온도 상수를 갖도록 설정된다. 온도에 따라 저항 값이 바뀌더라도 각 저항들 양단에 걸리는 전압은 일정하게 유지된다. 만약, 제5 저항(R5)이 온도 상수에 근거하여 온도에 따라 저항 값이 증가하면, 제5 저항(R5)에 걸리는 전압(VR5)은

<35> $VR5 = I_{R5} * (R5 + \alpha R5) = I_{R1} * (R5 + \alpha R5)$ 가 된다.

<36> 제2 및 제3 저항(R2, R3)도 동일한 온도 상수를 가지므로, 제1 저항(R1)을 흐르는 전류(I_{R1})는 수학식 1로부터

<37> $I_{R1} = V_{BGR} / (R2 + \alpha R2 + R3 + \alpha R3)$ 로 감소된다..

<38> $I_{R1} = I_{R5}$ 이므로, 제5 저항(R5)을 흐르는 전류(I_{R5})도 감소한다. 이에 따라 제5 저항(R5)에 걸리는 전압(VR5)은 온도에 상관없이 일정하게 된다.

<39> 온도 감지 전압(VTD)은 수학적 식 2로부터

<40> 【수학적 식 3】 $VTD = VBE(QP1) + IR4 * R5 = VBE(QP1) + IR1 * R5 = VBE + VR5$ 가 된다.

<41> 앞서 설명한 바와 같이, 제5 저항(R5)에 걸리는 전압(VR5)이 온도에 영향을 받지 않으므로 온도 감지 전압(VTD)은 PNP 트랜지스터(QP1)의 베이스-에미터 전압(VBE)에 의해 영향을 받는다. PNP 트랜지스터(QP1)는 CMOS 공정상 기생적인 구조로 발생되며, 일반적으로 $-2mV/^{\circ}C$ 의 온도 상수를 갖는다. 이는 온도가 상승함에 따라 전압이 감소하는 특성을 갖는다.

<42> 비교부(140)는 기준 전압(VREF)과 온도 감지 전압(VTD)를 비교하여 온도 감지 전압(VTD)이 기준 전압(VREF)보다 낮아지면 온도 제어 신호(THDET)를 발생한다. 온도 제어 신호(THDET)는 집적 회로 내부의 동작을 디세이블시키는 신호로 사용된다.

<43> 본 실시예에 따른 온도 검출 회로(100, 도 1)의 동작 그래프가 도 3 및 도 4에 도시되어 있다. 도 3을 참조하면, $-40^{\circ}C$ 내지 $130^{\circ}C$ 의 온도 범위에서 밴드 갭 레퍼런스 전압(VBGR)은 1.2V 정도로, 그리고 기준 전압(VREF)은 0.9V 정도로 일정하게 발생되고, 온도 감지 전압(VTD)은 부의 기울기를 갖는 그래프로 발생된다. 온도 감지 전압(VTD)이 기준 전압(VREF)보다 낮아지는 온도 즉, 약 $120^{\circ}C$ 정도에서 온도 검출 회로(100)는 집적 회로 동작 상 고온 임계임을 나타내는 온도 제어 신호(THDET)를 로우레벨로 발생시킨다. 이는 도 4에 도시되어 있다. 로우레벨의 온도 제어 신호(THDET)는 집적 회로의 동작을 차단시킨다.

<44> 도 5는 본 실시예에 대한 다른 응용예로써 집적 회로 동작 상 저온 임계임을 검출하는 온도 검출 회로의 동작을 나타낸다. 이를 참조하면, 도 1의 온도 검출 회로(100)

내 제4 저항(R4) 값을 크게 하고 제5 저항(R5) 값을 줄여서 온도 감지 전압(VTD) 그래프를 아래쪽으로 쉬프트시킨다. 이는 수학식 3으로부터 IR4 전류를 자제하고 R5 저항 값을 작게하여 온도 감지 전압(VTD) 레벨을 낮추는 것을 의미한다.

<45> 따라서, 본 발명의 온도 검출 회로는 전원 전압 변동과 온도 변화에 대하여 안정적으로 고온 또는 저온 검출이 가능하여 집적 회로의 동작을 보호한다.

<46> 이상에서, 본 발명은 실시예들을 들어 기술하였지만 이는 예시적인 것에 불과하며 본 발명의 기술적 사상 및 범위를 제한하거나 한정하는 것은 아니다. 그러므로, 본 발명의 기술적 사상 및 범위를 벗어나지 않는 한도 내에서 다양한 변화 및 변경이 가능함은 물론이다.

【발명의 효과】

<47> 상술한 본 발명의 온도 검출 회로에 의하면, 전원 전압 변동과 온도 변화에 대하여 안정적으로 고온 또는 저온 검출하여 집적 회로의 동작을 보호한다.

【특허 청구범위】**【청구항 1】**

밴드 갭 레퍼런스 전압과 소정의 제1 전압을 수신하는 OP 앰프;

상기 OP 앰프 출력에 응답하여 상기 제1 전압과 기준 전압을 발생하는 기준 전류 발생부;

상기 OP 앰프 출력에 응답하여 온도 변화에 따라 온도 감지 전압을 발생하는 온도 감지 전압 발생부; 및

상기 기준 전압과 상기 온도 감지 전압을 비교하여 온도 제어 신호를 발생하는 비교부를 구비하는 것을 특징으로 하는 온도 검출 회로.

【청구항 2】

제1항에 있어서, 상기 온도 검출 회로는

상기 밴드 갭 레퍼런스 전압을 발생시키는 밴드 갭 레퍼런스 전압 발생부를 더 구비하고, 상기 밴드 갭 레퍼런스 전압 발생부는

전원 전압과 접지 전압 사이에, 제1 피모스 트랜지스터, 제1 저항, 그리고 제1 피엔피 트랜지스터가 직렬로 연결되는 제1 기준 전류부;

상기 전원 전압과 상기 접지 전압 사이에, 제2 피모스 트랜지스터, 제2 저항, 제3 저항, 그리고 제2 피엔피 트랜지스터가 직렬로 연결되는 제2 기준 전류부; 및

상기 제1 저항과 상기 제1 피엔피 트랜지스터 사이의 제1 노드와 상기 제2 저항과 제3 저항 사이의 제2 노드를 입력하고 그 출력이 상기 제1 및 제2 피모스 트랜지스터의 게이트에 연결되는 OP 앰프를 구비하고,

상기 제1 및 제2 피오펜피 트랜지스터의 베이스는 바이어스 전압에 연결되는 것을 특징으로 하는 온도 검출 회로.

【청구항 3】

제1항에 있어서, 상기 기준 전류 발생부는

그 소스가 전원 전압에 연결되고 그 게이트가 상기 OP 앰프 출력에 연결되는 제1 피모스 트랜지스터; 및

상기 제1 피모스 트랜지스터와 접지 전압 사이에 직렬로 연결되는 제1 내지 제3 저항들을 구비하고,

상기 제1 저항과 상기 제2 저항 사이의 전압 레벨이 상기 제1 전압이 되는 것을 특징으로 하는 온도 검출 회로.

【청구항 4】

제1항에 있어서, 상기 온도 감지 전압 발생부는

그 소스가 전원 전압에 연결되고 그 게이트가 상기 OP 앰프 출력에 연결되는 제2 피모스 트랜지스터;

상기 제1 피모스 트랜지스터의 드레인과 직렬로 연결되는 제4 및 제5 저항들; 및
상기 제5 저항과 접지 전압 사이에 다이오드 연결된 피오펜피 트랜지스터를 구비하고,

상기 제4 저항과 상기 제5 저항 사이의 전압 레벨이 상기 온도 감지 전압이 되는 것을 특징으로 하는 온도 검출 회로.



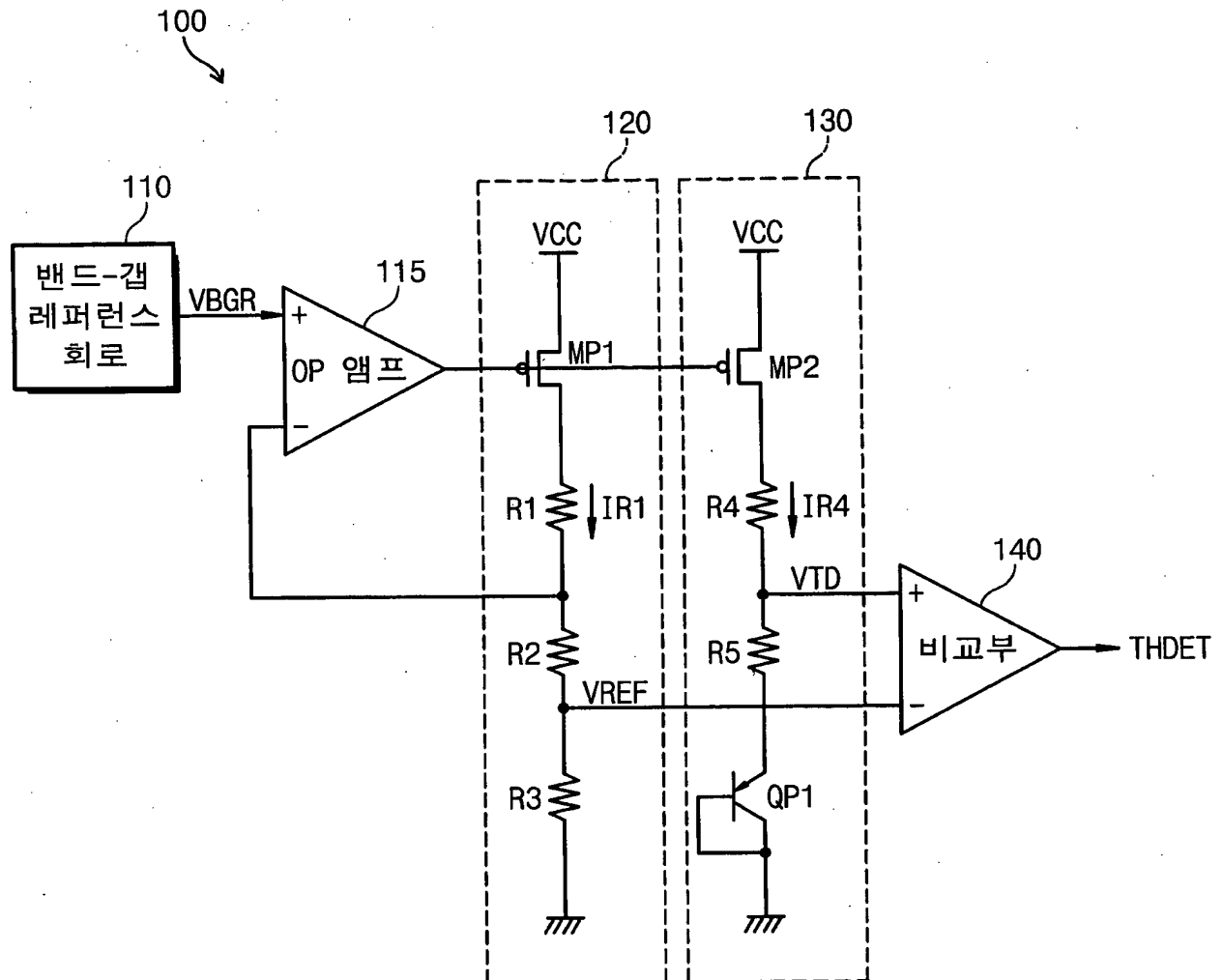
【청구항 5】

제1항에 있어서, 상기 온도 검출 회로는

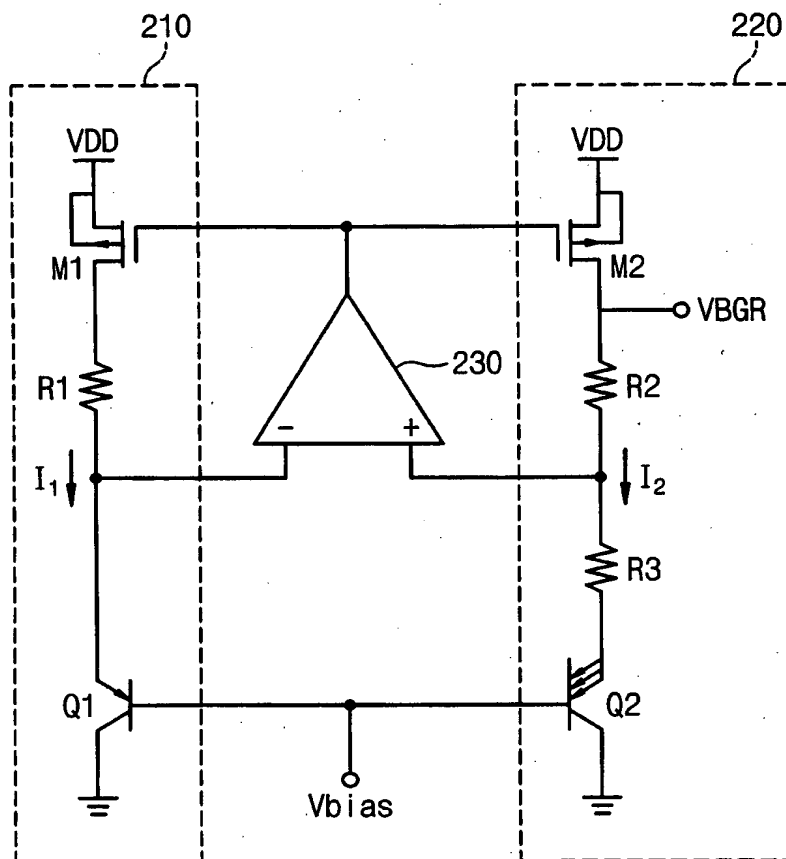
CMOS 공정으로 제조되는 것을 특징으로 하는 온도 검출 회로.

【도면】

【도 1】

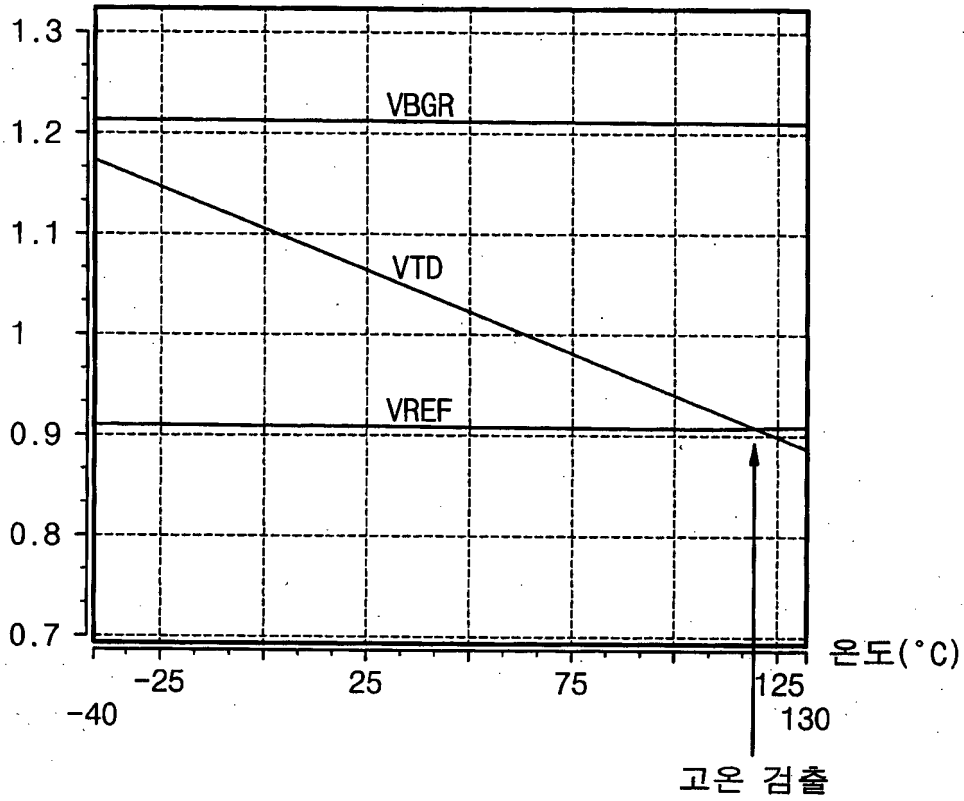


110



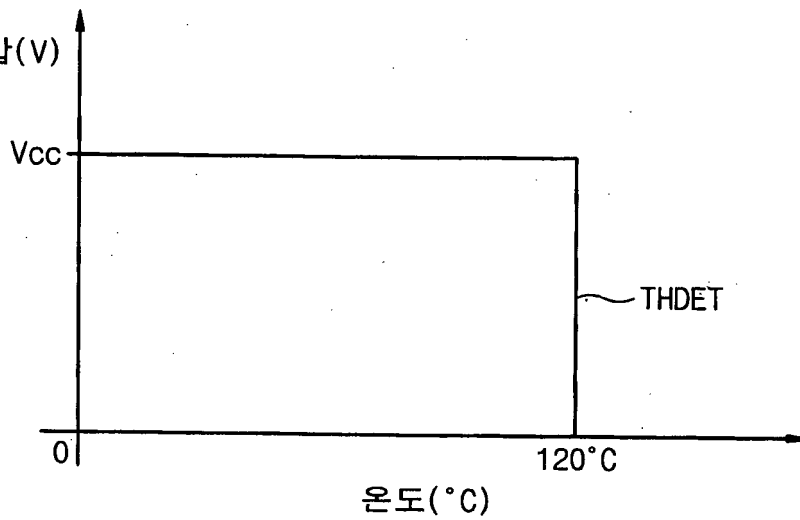
【도 3】

전압(V)



【도 4】

전압(V)





【도 5】

전압(V)

